

Қазақстан Республикасы Тәуелсіздігінің 30 жылдығына арналған «Сейфуллин оқулары – 17: «Қазіргі аграрлық ғылым: цифрлық трансформация» атты халықаралық ғылыми – тәжірибелік конференцияға материалдар = Материалы международной научно – теоретической конференции «Сейфуллинские чтения – 17: «Современная аграрная наука: цифровая трансформация», посвященной 30 – летию Независимости Республики Казахстан.- 2021.- Т.1, Ч.3 - С. 69 - 72

ПАРАЛЛЕЛЬНЫЙ КАНАЛ СВЯЗИ С ИСПРАВЛЕНИЕМ И ОБНАРУЖЕНИЕМ ОШИБОК

*Шуренова М.Е.,
Хамзина Б.Е.,*

Статья посвящена актуальной задаче: исправление и обнаружение ошибок. Обнаружение и исправление ошибок в устройствах связи на основе модифицированных кодов Хэмминга с использованием микропроцессорной системы EDAC 74LS636. Основными результатами являются аппаратно-программная реализация алгоритмов исправления однократных и обнаружения двукратных ошибок канал связи на полнофункциональной отладочной платы DL-Zybo Zynq-7000.

Ключевые слова: контроль ошибок, код Хэмминга, однократная ошибка, оперативное запоминающее устройство, VHDL.

В настоящее время по каналам связи передаются данные со столь высокими требованиями к достоверности передаваемой информации, что удовлетворить эти требования традиционными методами - совершенствованием антенно-фидерных устройств, увеличением излучаемой мощности, снижением собственного шума приемника - оказывается экономически невыгодным или просто невозможным. Хотя существующие на данный момент системы передачи данных отвечают всем основным стандартам и требованиям, они все же не являются совершенными. Причиной тому влияние помех в канале связи. При передаче сообщений по каналам связи могут возникать помехи, способные привести к искажению принимаемых знаков. Одним из средств решения подобных несоответствий в системах передачи цифровой информации, является использование параллельного канала связи для обнаружения и исправления данных. Обнаружение и исправление ошибок в теории кодирования, направлена на контроль целостности данных при записи и воспроизведении информации или при ее передаче по линиям связи, а также обеспечение восстановления информации после чтения ее из устройства хранения или канала связи. Для обнаружения ошибок используют коды обнаружения ошибок, исправления - корректирующие коды.

Существует несколько стратегий борьбы с ошибками в системах связи:

- 1.обнаружение ошибок в блоках данных и запрос автоматической повторной передачи поврежденных блоков-этот подход в основном используется на канальном и транспортном уровнях;
- 2.обнаружение ошибок в блоках данных и отбрасывание повреждённых блоков-этот подход иногда используется в системах потокового мультимедиа, где важна задержка передачи и нет времени на повторную передачу;
- 3.исправление ошибок применяется на физическом уровне. [1]

Для обнаружения и исправления ошибок в параллельных каналах связи используются генераторы четного/нечетного паритета и устройства обнаружения и исправления ошибок над полем GF2. Пожалуй, наибольшее применение эти устройства находят для обнаружения и исправления ошибок в оперативных запоминающих устройствах (ОЗУ) с двунаправленной шиной данных. Всякий раз, когда сообщение передается, оно может быть скремблировано шумом или данные могут быть повреждены. Чтобы избежать этого, мы используем коды обнаружения ошибок, которые являются дополнительными данными, добавленными к данному цифровому сообщению, чтобы помочь нам определить, произошла ли ошибка во время передачи сообщения. Простой пример кода обнаружения ошибок-проверка четности. Контроль четности или коррекция ошибок используется в основном только в жизненно важных компьютерных системах, где недопустима даже одна ошибка в несколько десятилетий. Проверка четности – довольно простой метод обнаружения ошибок памяти, без возможности восстановления. Каждый байт данных связан с одним битом четности или так называемым паритетным битом. Этот бит устанавливается во время записи, и затем рассчитывается и сравнивается во время чтения. Изменение состояния этого бита говорит о возникшей ошибке. Этот метод ограничен определением изменения состояния одиночного бита в байте. В случае изменения состояния двух битов, возможна ситуация, когда вычисление паритетного бита совпадает с записанным. В этом случае система не определит ошибку, и произойдет экстренная остановка системы. Так как приблизительно 90% всех нерегулярных ошибок происходит именно с одиночным разрядом, проверки четности бывает достаточно для большинства ситуаций. [2] Линейные коды, предложенные Хэммингом, позволяют обнаруживать двукратные и исправлять однократные ошибки в каналах передачи данных.

В кодах Хэмминга используется не один, а несколько проверочных разрядов, представляющих собой некоторые функции по модулю два от информационных разрядов. Однократных ошибок в ОЗУ фирмой Texas Instruments на основе модифицированных кодов Хэмминга были разработаны устройства обнаружения и исправления ошибок, которые могут использоваться в микропроцессорных системах с 8-, 16- и 32-разрядными шинами данных:

С помощью программы САПР Vivado разработан код преобразователя двоичного кода в код Хэмминга, который описан на языке VHDL. Перед

созданием битового потока нужно создать файл верхнего модуля. Этот файл будет принимать дизайн блока и интерпретировать его на языке аппаратного проектирования, чтобы инструменты синтеза и реализации могли работать должным образом. После происходит создание RTL-схемы процессора кодера и декодера по обнаружению и исправлению ошибок (рис. 1).

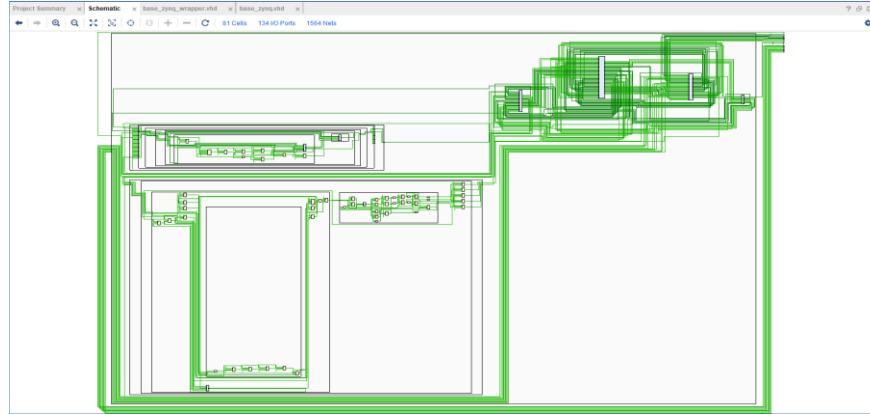


Рисунок 1. RTL-схема процессора кодера и декодера

VHDL-модель процессора кодера и декодера по обнаружению и исправлению ошибок (в соответствии с рис.2)

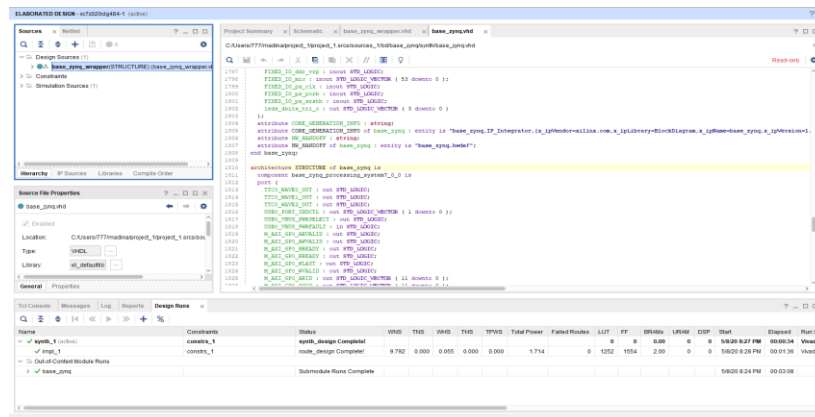


Рисунок 2. VHDL-модель процессора кодера и декодера

Таким образом использование параллельного канала связи для обнаружения и исправления ошибок является как показала апробация одним из эффективных методов

SN74LS636, SN741LS637(◇) — EDAC с 8-разрядной шиной данных и 5-разрядным проверочным словом; кодирования.

SN74LS630, SN74LS631(◇) — EDAC без побайтного управления записью данных, с 16-разрядной шиной данных и 6-разрядным проверочным словом;

SN74ALS616, SN74ALS617(◇) — EDAC с побайтным управлением записью данных, 16-разрядной шиной данных и 6-разрядным проверочным словом;

SN74ALS632B, SN74AS632 (6), SN74ALS633(◇) — EDAC с побайтным управлением записью данных, 32-разрядной шиной данных и 7-разрядным проверочным словом;

SN74ALS634A, SN74AS634 (6), SN74ALS635(◇) — EDAC без побайтного управления записью данных, с 32-разрядной шиной данных и 7-разрядным проверочным словом. [3]

В связи с тем что на передачу сообщения затрачивается минимальное количество символов; решается задача согласования источника сообщений с каналом связи, в результате чего скорость передачи информации может быть приближена к пропускной способности канала.

Список литературы

1.Руководство отладочной платы ZYBO. 2016. Режим доступа: https://reference.digilentinc.com/_media/zybo:zybo_rm.pdf. Дата обращения: 24.08.2020

2.Пухальский Г.И., Новосельцева Т.Я. Проектирование цифровых устройств: Учебное пособие. СПб.: Издательство «Лань». 2012. – 896 с.

3.Пухальский Г.И., Проектирование цифровых устройств. Приложение 3: проектирование цифровых устройств на БИС Altera. Учебное пособие. СПб.: Издательство «Лань». 2011. – 242 с.

4.Maltsev, G.N.,Dzhumkov, V.V., Additive boundary of error probability in a discrete data transmission channel with noise-immune coding and grouping of errors.. [Электронный ресурс – Scopus]. Дата обращения: 15.10.2020.